

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-289214

(43) 公開日 平成9年(1997)11月4日

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H01L 21/3205			H01L 21/88	M
21/28	301		21/28	301 R
				301 Z

審査請求 未請求 請求項の数12 O L (全7頁)

(21) 出願番号 特願平8-102315

(22) 出願日 平成8年(1996)4月24日

(71) 出願人 000004226

日本電信電話株式会社

東京都新宿区西新宿三丁目19番2号

(72) 発明者 栗屋 信義

東京都新宿区西新宿三丁目19番2号 日本

電信電話株式会社内

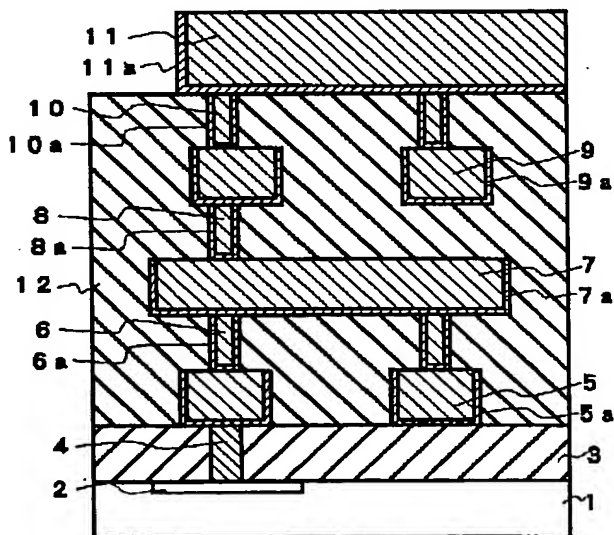
(74) 代理人 弁理士 山川 政樹

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】 多層配線構造において、長距離配線に要求される低抵抗性と、高密度配線におけるマイグレーション耐性を同時に満足できるようにすることを目的とする。

【解決手段】 下層に位置する下部配線層5や中間配線層7は銅合金から構成する。これに対して、より上層に位置する上部配線層9や長距離配線層11は準銅から構成する。銅合金としては、銅に対して銀、パラジウム、プラチナ、錫、クロム、ジルコニウム、チタンのいずれかを添加する。



【特許請求の範囲】

【請求項 1】 半導体基板上に絶縁膜を介して形成された銅合金からなる第 1 の配線層と、
前記第 1 の配線層上に層間絶縁膜を介して形成され、銅からなる第 2 の配線層とを備えたことを特徴とする半導体装置。

【請求項 2】 半導体基板上に絶縁膜を介して形成された銅合金からなる第 1 の配線層と、
前記第 1 の配線層上に層間絶縁膜を介して形成され、前記第 1 の配線層より添加物の組成比が低い銅合金からなる第 2 の配線層とを備えたことを特徴とする半導体装置。

【請求項 3】 請求項 1 記載の半導体装置において、
前記第 1 の配線層は、前記半導体基板側の底部ほど添加物の組成比が高い銅合金から構成され、
前記第 2 の配線層は、前記半導体基板側の底部所定領域が銅合金から構成されたことを特徴とする半導体装置。

【請求項 4】 請求項 2 記載の半導体装置において、
前記第 1 もしくは第 2 の配線層は、前記半導体基板側の底部ほど添加物の組成比が高い銅合金から構成されたことを特徴とする半導体装置。

【請求項 5】 請求項 1～4 いずれか 1 項記載の半導体装置において、
前記第 1 もしくは第 2 の配線層は、少なくともその上部配線層との接続のための接続部との接触領域がその下の領域より高い組成比の添加物を有する銅合金から構成されたことを特徴とする半導体装置。

【請求項 6】 請求項 1～5 いずれか 1 項記載の半導体装置において、
前記第 1 もしくは第 2 の配線層と他の配線層を接続する接続部は、その添加物の組成比が接続する上層の配線層における組成比以上の銅合金から構成されたことを特徴とする半導体装置。

【請求項 7】 請求項 1～6 いずれか 1 項記載の半導体装置において、
前記銅合金の添加物は、少なくとも銀、パラジウム、プラチナのいずれかであることを特徴とする半導体装置。

【請求項 8】 請求項 1～6 いずれか 1 項記載の半導体装置において、
前記銅合金の添加物は、少なくとも錫もしくはクロムのいずれかであることを特徴とする半導体装置。

【請求項 9】 請求項 1～6 いずれか 1 項記載の半導体装置において、
前記銅合金の添加物は、少なくともジルコニウムもしくはチタンのいずれかであることを特徴とする半導体装置。

【請求項 10】 半導体基板上に絶縁膜を形成する工程と、
銅βケトナート液体原料より供給された第 1 のソースガスと、銅βケトナート液体と添加物のβケトナートとの

混合原料から供給された第 2 のソースガスとを、加熱された前記半導体基板上に供給して銅合金層を形成することで第 1 の配線層を形成する工程と、
前記第 1 の配線層上に層間絶縁膜を形成する工程と、
前記層間絶縁膜上に銅からなる第 2 の配線層を形成する工程とを有することを特徴とする半導体装置の製造方法。

【請求項 11】 半導体基板上に絶縁膜を形成する工程と、
銅βケトナート液体原料より供給された第 1 のソースガスと、銅βケトナート液体と添加物のβケトナートとの混合原料から供給された第 2 のソースガスとを加熱された前記半導体基板上に供給し、第 1 の銅合金層を形成することで第 1 の配線層を形成する工程と、
前記第 1 の配線層上に層間絶縁膜を形成する工程と、
銅βケトナート液体原料より供給された第 1 のソースガスと、銅βケトナート液体と添加物のβケトナートとの混合原料から供給された第 2 のソースガスとを、加熱された前記半導体基板上に供給して前記第 1 の銅合金層より添加物の組成比が低い第 2 の銅合金層を形成することで、前記層間膜上に第 2 の配線層を形成する工程とを備えたことを特徴とする半導体装置の製造方法。

【請求項 12】 請求項 10 または 11 記載の半導体装置の製造方法において、
前記添加物は、少なくとも銀、パラジウム、プラチナのいずれかであることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、銅を配線主材料として用いる多層配線構造を有する半導体装置およびその製造方法に関する。特に、回路性能および信頼性に対する要求に合致するように、多層配線の合金成分比を調整したものである。

【0002】

【従来の技術】シリコン半導体集積回路において、配線遅延の回路性能への影響および配線のエレクトロマイグレーションによる信頼性の低下が深刻化している。まず、配線による信号の遅延は、以下の 2 種類に分類できる。ひとつは、クロック配分を行う長距離配線で、主に、配線抵抗に起因する遅延である。このため、この解消には、電気抵抗の低い配線材料が要求される。2 つめは、セル内の高密度に集積された短距離配線における配線容量に起因する遅延である。微細化とともに配線容量としては隣り合う配線同士の容量が主となる。その低減には、横方向の微細化のみでなく配線厚さの低減が必要となる。このため、流れる電流が増大することになり、信頼性の確保には、エレクトロマイグレーション耐性が要求される。

【0003】アルミニウムに変わる配線材料として、電

気抵抗が低くマイグレーション耐性を有する銅が有望とされている（特開平 2-256238 号公報）。また、さらに集積度が向上すると、純銅よりマイグレーション耐性のさらに高い銅を主成分にした合金の配線を用いる必要がある（特開平 2-62035 号公報）。特に多層配線の接続孔において、エレクトロマイグレーション耐性が問題となる。このような接続孔の接続部においては、電流密度はその直径の 2 乗に反比例するので、微細化によってもっとも信頼性の低下が起きる領域となる。また、微細化により抵抗値も同様に増大する。従来は、多層配線の接続孔は、化学気相成長で形成したタングステンで埋め込んで、エレクトロマイグレーション耐性を向上させるようにしていた。また、近年、化学気相成長で形成したアルミニウムで埋め込む方法も提案されている。

【0004】

【発明が解決しようとする課題】従来は以上のように構成されていたので、以下に示すような問題があった。まず、多層配線構造において、長距離配線に要求される低抵抗性と、高密度配線におけるマイグレーション耐性を同時に満足することは難しいという問題があった。これは、銅合金の抵抗率とエレクトロマイグレーション耐性が、トレードオフの関係にあるためである。また、エレクトロマイグレーション耐性を高めるためにタングステンを接続孔に埋め込む方法では、微細化とともにその抵抗が問題になる。また、タングステンは高いエレクトロマイグレーション耐性を有するものの、層内のアルミニウムまたは銅との界面で、マイグレーション耐性が弱くなる。また、アルミニウムは銅と反応するため、銅配線との整合性に問題がある。

【0005】この発明は、以上のような問題点を解消するためになされたものであり、多層配線構造において、長距離配線に要求される低抵抗性と高密度配線におけるマイグレーション耐性とを同時に満足できるようにすることを目的とする。

【0006】

【課題を解決するための手段】この発明の半導体装置は、半導体基板上に絶縁膜を介して形成された銅合金からなる第 1 の配線層と、第 1 の配線層上に層間絶縁膜を介して形成され銅からなる第 2 の配線層とを備えるようにした。このため、より下に位置する第 1 の配線層ではエレクトロマイグレーション耐性が向上し、より上に位置する第 2 の配線層では低抵抗性が達成される。また、この発明の半導体装置は、半導体基板上に絶縁膜を介して形成された銅合金からなる第 1 の配線層と、第 1 の配線層上に層間絶縁膜を介して形成され、第 1 の配線層より添加物の組成比が低い銅合金からなる第 2 の配線層とを備えるようにした。このため、より下に位置する第 1 の配線層ではエレクトロマイグレーション耐性が向上し、より上に位置する第 2 の配線層では低抵抗性が達成

される。

【0007】また、第 1 の配線層は半導体基板側の底部ほど添加物の組成比が高い銅合金から構成し、第 2 の配線層は半導体基板側の所定領域を銅合金から構成するようにした。このため、下層の配線層との接続のための接続部との界面が、より添加物の組成比が高い銅合金から構成されることになる。また、第 1 もしくは第 2 の配線層は、半導体基板側の底部ほど添加物の組成比が高い銅合金から構成するようにした。このため、下層の配線層との接続のための接続部との界面が、より添加物の組成比が高い銅合金から構成されることになる。

【0008】

【発明の実施の形態】以下この発明の実施の形態を図を参照して説明する。始めにこの発明の概要について説明する。多層配線構造においては、下層の高密度配線の配線長は短く、抵抗は素子のオン抵抗に比べて少ない。したがって、下層の高密度配線においては、近隣の配線間との容量を低くするために配線を薄くする。そして、この結果、電流密度が高くなる。したがって、下層の高密度配線においては、合金中の銅以外の金属の含有量を多くし、マイグレーション耐性を大きく向上させて配線を薄層化する。なお、添加する金属の含有量は、配線抵抗がオン抵抗について無視できる範囲で上昇させる。

【0009】一方、上層の長距離配線では、ドライバー素子のオン抵抗は小さいので配線抵抗を低くすることが重要となる。このため、エレクトロマイグレーション耐性よりも低抵抗を優先させる。すなわち、純銅を用いるかもしくは銅以外の金属（添加物）の含有量を低減するようにする。そして、銅多層配線の接続孔に形成する接続部での電流密度に対する耐性を向上させるため、接続部または接続部と接する配線の上部と下部に銅合金を用いるようにした。合金としては、銀、パラジウム、プラチナ、錫、クロム、ジルコニウム、チタンのいずれかを含有する銅合金を用いるようにする。

【0010】上述した銅合金の形成は、スパッタリング法やメッキ法でも形成可能である。しかし、スパッタリング法では、ターゲットを複数必要とする。また、メッキ法では、メッキ槽を複数必要とする。このため、上述の手法では、銅合金を形成する装置の大型化を回避できない。これに対し、銀、パラジウム、プラチナのうちのいずれかを用了銅合金を形成する場合は、化学気相成長での成膜が可能である。

【0011】すなわち、銅βケトナート液体原料のみを供給する単一系と、少なくとももう 1 つの添加金属のβケトナートを溶かし込んだ銅βケトナート液体原料を供給する混合系とを用意する。そして、それらを独立に制御して各原料を反応室に供給し、反応室内に配置した基板上に化学気相成長により銅合金を堆積形成するようにする。このことにより、1 つの装置で、精度良く任意の組成比の銅合金形成が可能となる。

【0012】実施の形態1. 図1は、この発明の第1の実施の形態における多層配線構造の断面構造の概略を示す構成図である。同図において、1は半導体基板、2は半導体基板1の所定領域に形成された不純物導入領域、3は半導体基板1上に形成された絶縁膜、4は絶縁膜3の所定位置に設けられたコンタクトホール内に形成されたタングステンからなる接続部、5は銅合金からなる下部配線層、5aは下部配線層5を構成する各配線の底面および側面に形成された高融点金属からなる被覆膜である。

【0013】また、6は下部配線層5とその上の配線層とを接続する銅合金からなる接続部、6aは接続部6を被覆するように形成された被覆膜、7は銅合金からなる中間配線層、7aは中間配線層7を構成する配線の底面および側面に形成された高融点金属からなる被覆膜、8は中間配線層7とその上の配線層とを接続する銅合金からなる接続部、8aは接続部8を被覆するように形成された被覆膜、9は純銅からなる上部配線層、9aは上部配線層9を構成する各配線の底面および側面に形成された高融点金属からなる被覆膜である。

【0014】そして、10は上部配線層9とその上の配線層とを接続する純銅からなる接続部、10aは接続部10を被覆するように形成された被覆膜、11は純銅からなる長距離配線層、11aは長距離配線層11を構成する各配線の側面および底面を被覆するように形成された被覆膜、12は層間絶縁膜である。上述した銅合金としては、銅に対して銀、パラジウム、プラチナ、錫、クロム、ジルコニウム、チタンのいずれかを添加する。これら添加物の純銅に対する添加量の割合は、多くても重量比で2%程度である。

【0015】一方、バリアメタルとしての被覆膜は、タantalまたは窒化チタンなどの高融点金属より構成されている。また、絶縁膜には、2酸化珪素、窒化珪素、リンガラス、ボロンリンガラス、あるいは、有機系の低誘電率絶縁膜を使用する。製造の過程は、公知の銅配線工程を用いる。例えば、ダマシン法による埋め込み配線法、または、選択ドライエッチングによる形成法などである。ところで、純銅及び銅合金の形成にはスパッタリングまたはメッキ法などがあるが、以下に示すように、化学気相成長法(CVD)により形成した方がよい。CVDによれば、段差被覆性が良く、最適な結晶状態が得られるなど適切な温度範囲で形成することができる。

【0016】以下、図1の多層配線構造の製造方法について図2を用いて説明する。まず、半導体基板1の所定領域にイオン注入などにより不純物導入領域2を形成し、この半導体基板1上に絶縁膜3を形成する。次いで、この絶縁膜3の所定位置にコンタクトホールを形成し、ここに接続部4を形成する。次に、層間絶縁膜12を所定厚さにまで形成した後、接続部4につながる位置など、配線を形成したい領域を除去し、被覆膜5a、下

部配線層5を形成した後、再び層間絶縁膜12を所定厚さまで形成する。

【0017】次に、下部配線層5とその上の配線層を接続する接続部6(図1)を形成する位置に、接続孔6bを形成する(図2(a))。次いで、図2(b)に示すように、その上にタantalや窒化チタンなどの高融点金属膜6dを形成し、さらにその上に銅合金膜6cを形成する。この銅合金膜6cは、銅に以下の添加物を添加した合金を用いる。すなわち、パラジウム、プラチナ、錫、クロム、ジルコニウム、チタンなどである。また、これらを添加した銅合金膜の形成方法としては、その添加物が添加され合金となっているターゲットを用いたスパッタリング法がある。また、錫、もしくは、クロムと銅とのメッキによりそれら合金を形成する方法がある。そして、CVD法により形成する方法がある。

【0018】ここでは、CVD法により形成する場合についてより詳細に説明する。まず、図3に示すような、コールドウォール型の減圧CVD装置を用いる。同図において、31は処理対象の基板、32はヒータ33により加熱される試料台、34は基板31に対向配置されるシャワープレート、35、36は恒温槽37内に配置され制御バルブを内蔵した蒸発器、38、39は液体マスフローメータ、40はガス用のマスフローメータ、41は銅βケトナート原料を収容した原料容器、42は銅βケトナート原料とパラジウムβケトナート原料との混合液が収容された原料容器である。

【0019】原料容器41、42内の原料は、ヘリウムの加圧により押し出され、液体マスフローメータ38、39を経て蒸発器35、36に供給される。この蒸発器35、36は、保温された恒温槽37内に配置されている。そして、供給された原料は蒸発し、マスフローコントローラ40で流量制御されたArや水素などのキャリアガスとともに、シャワープレート34を通して基板31が配置されている反応室内に導かれる。

【0020】ここで、シャワープレート34もその温度を50~70℃に制御する。一方、基板31の温度は、ヒータ33により150~250℃の範囲で制御する。また反応室内は、1Torrから50Torrの範囲となるように排気しておく。そして、蒸発器35より供給する蒸気と蒸発器36より供給する蒸気との供給量を制御することにより、パラジウム(添加物)の組成比を任意に制御した銅合金を基板31上に堆積形成することができる。

【0021】なお、銅βケトナート原料としては、銅ヘキサフロアセチルアセトナートビニルトリメチルシランなど、ヘキサフロアセチルアセトナートにオレフィンまたはアルキンを付加した構造の銅の錯体を用いる。また、パラジウムβケトナート原料としては、パラジウムビスヘキサフロアセチルアセトナートなど、ビスヘキサフロアセチルアセトナートの錯体を用いる。ここで、パ

ラジウムは、300℃以下の温度で、不均化反応または水素還元で金属を析出することが可能な金属であり、他に、銀やプラチナなどがある。

【0022】以上に示したことにより、銅合金膜6cを形成した後、化学機械研磨により銅合金膜6cを所定量研磨して除去し、図2(c)に示すように、接続孔6b内に被覆膜6aで覆われた銅合金からなる接続部6を形成する。そして、上述した図2(a)～図2(c)に示す工程を、繰り返していくことで、図1に示した多層配線構造を形成する。例えば、図2(a)では、接続部6を形成するために接続孔6bをあけるようにしているが、ここで、配線パターン形状にあいた溝領域を層間絶縁膜12に形成するようにすれば、結果として配線層を形成することができる。

【0023】実施の形態2. ところで、上記実施の形成1では、半導体装置の多層配線構造の中で、上部に位置する配線に純銅を用い、下部に位置する配線には銅合金を用いるようにしたが、これに限るものではない。多層配線構造を構成する配線において、下部に位置するものより上部に行くにしたがい、添加している添加物の含有量が少なくなっている銅合金を用いるようにしても良い

【0024】これは、図1において、上部配線層9および長距離配線層11も銅合金から構成する。そして、合金における添加物の組成比率を、下部配線層5>中間配線層7>上部配線層9>長距離配線層11となるようにすればよい。このことにより、下の方に位置する配線層ほどエレクトロマイグレーション耐性が高い状態となり、上の方に位置する配線層ほど低抵抗となる。

【0025】実施の形態3. ところで、配線とその下の配線を接続する接続部との界面では、エレクトロマイグレーションがおきやすい状態となっている。このため、純銅から構成する配線においては、まず、接続部には銅合金を用いる。そして、その接続部に続く配線の底部にも銅合金を形成するようにし、界面におけるエレクトロマイグレーション耐性を向上する。また、銅合金を用いる配線においては、その底部ほど添加物の組成比率を高くすることで、界面におけるエレクトロマイグレーション耐性を向上する。

【0026】以下に、この実施の形態3における多層配線構造の製造方法について説明する。まず、半導体基板1に不純物導入領域2を形成し、この半導体基板1上に絶縁膜3を形成する。次いで、この絶縁膜3に接続部4を形成する。次に、層間絶縁膜12を所定厚さにまで形成した後、接続部4につながる位置など、配線を形成したい領域を除去し、被覆膜5a、下部配線層5を形成する。そして、再び層間絶縁膜12を所定厚さまで形成する。このとき、追加する層間絶縁膜12の厚さは、次に形成する接続部および配線の厚さを合計したものとす

る。

【0027】次に、図4(a)に示すように、層間絶縁

膜12より、接続部を形成する領域とその上の配線層を形成する領域を除去して溝41を形成する。次いで、その上に、タンタルや窒化チタンなどの高融点金属膜6dを形成し、引き続き、接続部となる部分が充填されるまで銅合金膜6eを形成する。このことにより、図4

(b)に示すように、側面と底面が銅合金膜となっている配線形成領域となる溝42が形成される

【0028】そして、その上より、溝42が埋まるように純銅を堆積し、堆積した純銅表面より化学機械研磨で所定量除去することで、図4(c)に示すように、接続部6に引き続き、側面と底面が銅合金となった中間配線層7bが形成される。加えて、接続部6の側壁およびその底面は被覆膜6aで覆われ、中間配線層7bの側壁およびその底面も被覆膜7aで覆われた状態となる。なお、他の符号は、図1および図2と同様である。

【0029】以上のことにより、中間配線層7bの底面と接続部6との接合面付近は銅合金で形成され、エレクトロマイグレーション耐性の高い状態となる。一方、中間配線層7bの上部は、純銅で構成されているので、抵抗の低い状態が保たれている。この結果、低抵抗でエレクトロマイグレーションの起きにくい多層配線構造が形成できることとなる。

【0030】実施の形態4. 図5は、この発明の第4の実施の形態における多層配線の断面構成を示す構成図である。同図において、7cは中間配線層7上部に形成された銅合金領域であり、他は図4と同様である。銅合金領域7cは、その上層の配線層との接続のための接続部が形成される領域に形成する。このことにより、上記実施の形態3と同様に、配線層の抵抗は低く保持したまま、配線層とその上に形成される接続部との界面におけるエレクトロマイグレーション耐性を高くすることができる。

【0031】

【発明の効果】以上説明したように、この発明によれば、半導体基板上に絶縁膜を介して形成された銅合金からなる第1の配線層と、第1の配線層上に層間絶縁膜を介して形成され銅からなる第2の配線層とを備えるようにした。また、半導体基板上に絶縁膜を介して形成された銅合金からなる第1の配線層と、第1の配線層上に層間絶縁膜を介して形成され、第1の配線層より添加物の組成比が低い銅合金からなる第2の配線層とを備えるようにした。

【0032】このため、より下に位置する第1の配線層ではエレクトロマイグレーション耐性が向上し、より上に位置する第2の配線層では低抵抗化が達成される。この結果、この発明によれば、多層配線構造において、長距離配線に要求される低抵抗性と、高密度配線におけるマイグレーション耐性を同時に満足できるという効果が得られる。

【図面の簡単な説明】

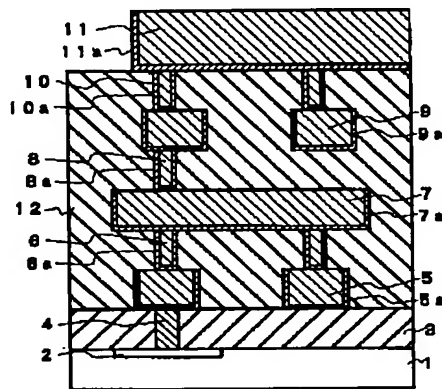
【図1】 この発明の第1の実施の形態における多層配線構造の断面構造の概略を示す構成図である。

【図2】 図1の多層配線構造の製造方法を説明するための説明図である。

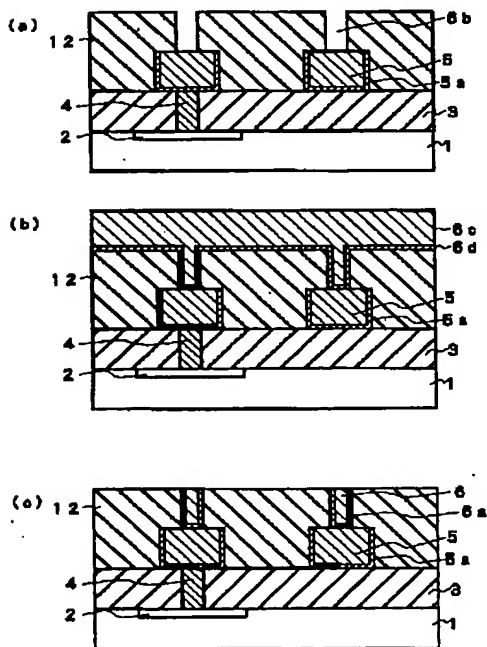
【図3】 コールドウォール型の減圧CVD装置の概略的な構成を示す構成図である。

【図4】 この発明の第3の実施の形態における多層配線構造の製造方法を説明するための説明図である。

【図1】



【図2】

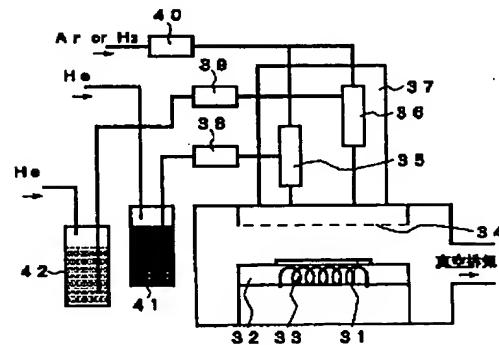


【図5】 この発明の第4の実施の形態における多層配線の断面構成を示す構成図である。

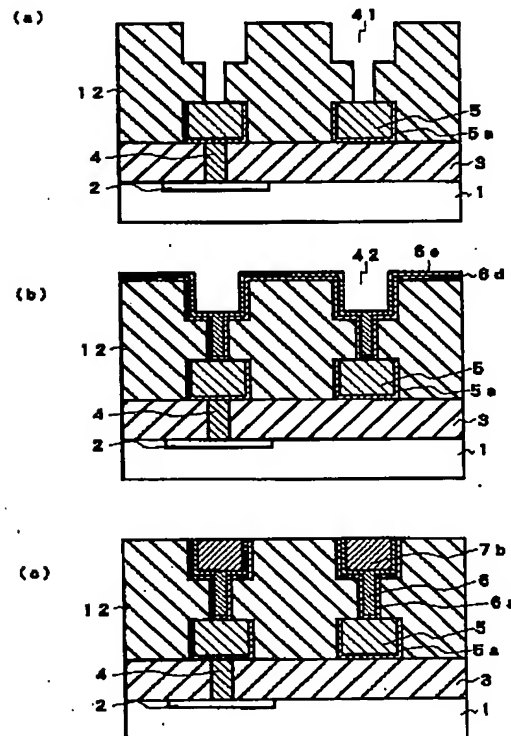
【符号の説明】

1…半導体基板、2…不純物導入領域、3…絶縁膜、4…接続部、5…下部配線層、5a, 6a, 7a, 8a, 9a, 10a, 11a…被覆膜、6, 8, 10…接続部、7…中間配線層、9…上部配線層、11…長距離配線層、12…層間絶縁膜。

【図3】



【図4】



【図 5】

